

Optimasi Linieritas Rangkaian R-2R Ladder DAC Menggunakan Algoritma Genetika

Arif Widodo

Jurusan Teknik Elektro, Fakultas Teknik, Universitas Negeri Surabaya
arifwido@unesa.ac.id

Abstrak - rangkaian R-2R ladder *digital-to-analog converter* (DAC) adalah rangkaian elektronika sederhana yang dapat dibuat dengan dua nilai resistor serta banyak digunakan untuk proses konversi nilai digital ke analog secara langsung. Pemilihan nilai serta penempatan resistor pada rangkaian ini sangat berpengaruh pada linieritas sinyal hasil konversi. Penelitian ini bertujuan untuk memberikan solusi dalam merancang rangkaian R-2R ladder DAC dengan linieritas yang mendekati optimal menggunakan komponen resistor yang ada di pasaran. Dengan bantuan algoritma genetika, komponen resistor yang ada dapat dirangkai sedemikian rupa sehingga menghasilkan rangkaian DAC dengan nilai *integral non-linearity* (INL) yang mendekati optimal. Hasil yang didapatkan dari simulasi rangkaian DAC dengan jumlah bit 6 sampai 12 menunjukkan bahwa algoritma genetika dapat digunakan untuk mengoptimalkan linieritas rangkaian R-2R ladder DAC dengan INL hingga di bawah 0.5 LSB dalam waktu kurang dari 1.5 menit.

Kata Kunci: algoritma genetika, R-2R ladder, digital-to-analog converter, integral non-linearity

Abstract - R-2R ladder *digital-to-analog converter* (DAC) is a simple electronic circuit that can be implemented with only two resistor values. It is used for converting digital values to analog voltage directly. The resistor selection and placement in this circuit have a significant effect on the DAC linearity. This research aims to provide solution in designing R-2R ladder DAC circuit with close-to-optimum linearity using only resistors available on the market. With the help of genetic algorithm, the existing resistors can be sequenced in such a way to produce a DAC circuit with close-to-optimum integral non-linearity (INL). The results obtained from the simulation using 6 to 12 bits DAC circuits show that the genetic algorithm can be used to optimize the linearity of R-2R ladder DAC with INL less than 0.5 LSB in less than 1.5 minutes.

Keywords: genetic algorithm, R-2R ladder, digital-to-analog converter, integral non-linearity

PENDAHULUAN

Proses konversi dari digital ke analog di bidang elektronika adalah proses merubah nilai digital dari komputer atau mikrokontroler ke dalam besaran analog seperti tegangan atau arus. Proses konversi ini dapat kita jumpai pada rangkaian modem audio yang mengubah data audio digital menjadi sinyal audio analog [1], [2]. Selain itu rangkaian DAC juga dapat digunakan pada rangkaian audio generator [3] dan pengatur penerangan ruangan [4].

Sebuah rangkaian DAC dapat direalisasikan dengan beberapa macam rangkaian seperti binary weighted resistor DAC, current steering DAC dan R-2R ladder DAC. Dari ketiga rangkaian tersebut rangkaian R-2R ladder DAC adalah rangkaian paling sederhana yang dapat dibuat hanya dengan komponen resistor yang ada di pasaran. Keunggulan dari rangkaian R-2R ladder DAC adalah kemudahan untuk mendapatkan komponen resistor yang dibutuhkan. Untuk membuat rangkaian R-2R ladder DAC hanya diperlukan resistor dengan nilai R, misalnya 10 k Ω , dan resistor dengan nilai 2R yakni 20k Ω . Komponen resistor dengan nilai resistansi tersebut dapat diperoleh dengan mudah dan dengan harga yang relatif murah. Namun nilai resistansi dari sebuah resistor

memiliki toleransi dari nilai yang tertera pada label resistor tersebut. Resistor jenis metal film 0.25 Watt memiliki nilai toleransi sebesar 1%, sehingga resistansi untuk resistor 10 k Ω pada kenyataannya dapat bervariasi dari 9.9 k Ω sampai 10.1 k Ω bahkan lebih.

Rangkaian R-2R ladder DAC merupakan rangkaian yang linieritasnya sangat bergantung kepada kesesuaian rasio antara nilai R dan 2R [5]. Untuk menghasilkan linieritas terbaik dari rangkaian R-2R ladder DAC, diperlukan proses pencocokan rasio (matching ratio) antara nilai R dan 2R pada masing-masing bit [6], [7]. DAC dengan linieritas terbaik tentunya akan sangat sulit didapatkan dengan menggunakan komponen resistor yang nilai resistansinya berbeda-beda. Lebih lanjut, proses pencocokan tersebut akan menjadi lebih kompleks pada rangkaian DAC dengan jumlah bit yang besar.

Pencocokan rasio pada masing-masing tangga di rangkaian R-2R ladder pada dasarnya adalah permutasi dari dua himpunan resistor dengan nilai R dan 2R. Jika dalam satu himpunan terdapat resistor dengan jumlah n yang harus diletakkan pada tempat dengan jumlah r, maka nilai permutasi dari himpunan tersebut ditunjukkan dengan persamaan (1) dengan $n!$ merupakan faktorial dari n.

$$P(n, r) = \frac{n!}{(n-r)!} \quad (1)$$

Dengan adanya dua himpunan resistor dengan nilai yang berbeda maka kombinasi dari urutan resistor yang didapat adalah hasil kali dua permutasi dari masing-masing himpunan. Sebagai contoh, rangkaian R-2R ladder DAC 8 bit memerlukan tujuh buah resistor dengan resistansi 10 k Ω dan sembilan buah resistor dengan resistansi 20 k Ω . Sehingga proses pencocokan rasio dari rangkaian tersebut akan menghasilkan lebih dari 1.8 milyar kombinasi urutan resistor. Nilai kombinasi tersebut akan bertambah secara signifikan pada rangkaian dengan jumlah bit yang lebih tinggi.

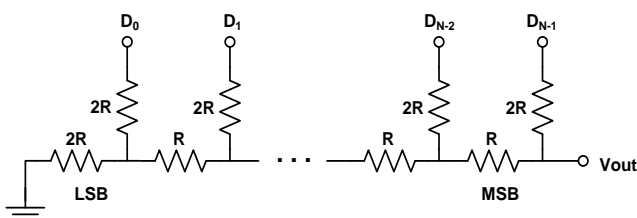
Proses pencocokan rasio dari masing-masing resistor tentunya akan memakan waktu lama jika dikerjakan dengan cara demikian, bahkan dengan menggunakan komputer sekalipun. Oleh karena itu dibutuhkan cara lain yang lebih cepat untuk mendapatkan linieritas terbaik dari rangkaian R-2R ladder DAC.

Algoritma genetika dapat digunakan untuk memberikan solusi yang tepat pada permasalahan pencocokan rasio dari R-2R ladder. Penelitian ini menggunakan algoritma genetika yang diadopsi dari algoritma yang banyak digunakan pada *Traveling Salesman Problem* (TSP) dengan penyesuaian bentuk kromosom. Dengan menggunakan simulasi untuk menghasilkan dua buah himpunan resistor secara acak, program algoritma genetika ini diuji untuk memberikan linieritas rangkaian DAC yang mendekati optimal. Linieritas DAC yang diuji pada simulasi ini adalah dalam bentuk *integral non-linearity* (INL) yang dihitung dari kurva linier *best-fit*.

LANDASAN TEORI

R-2R Ladder DAC

Rangkaian R-2R ladder *digital-to-analog converter* (DAC) adalah rangkaian elektronika sederhana yang dapat dibuat dengan dua nilai resistor yang disusun secara berulang. Rangkaian ini merupakan rangkaian sederhana yang banyak digunakan untuk proses konversi nilai digital ke analog secara langsung. Sebuah rangkaian R-2R ladder DAC N-bit dapat dibuat dengan 2N buah resistor seperti pada gambar 1.



Gambar 1. Rangkaian R-2R Ladder DAC

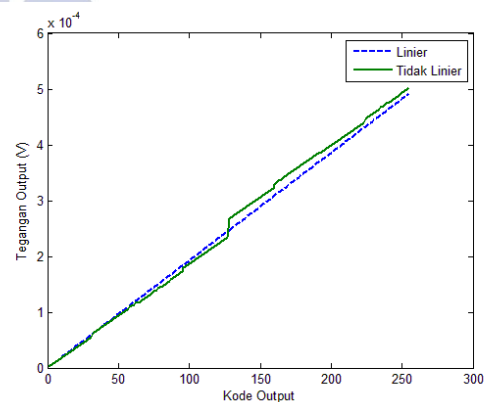
Rangkaian R-2R ladder DAC pada gambar 1 memiliki N input dan satu output. Kemudian, jika dilihat secara terpisah, maka rangkaian tersebut dapat dibagi menjadi N anak tangga dari *least significant bit* (LSB) sampai *most significant bit* (MSB). Anak tangga LSB memiliki konfigurasi yang berbeda dengan anak tangga yang mengikutinya karena pada digunakan resistor terminasi dengan nilai 2R. Sedangkan rangkaian anak tangga kedua dan selanjutnya menggunakan resistor dengan nilai R dan 2R. Kemudian jika ingin menambahkan satu bit lagi pada DAC, maka hanya perlu ditambahkan resistor seperti pada ladder kedua dan berulang seterusnya.

Besar tegangan output dengan input pada masing-masing anak tangga memiliki rasio mengikuti pola biner. Namun rasio biner yang ideal hanya dapat diperoleh apabila resistansinya juga ideal. Jika nilai resistor tersebut bervariasi, maka resistansi ekuivalen pada masing-masing bit akan berbeda, sehingga rasio dari rangkaian tersebut tidak mengikuti pola biner. Hal tersebut tentunya akan mempengaruhi linieritas tegangan hasil konversi.

Linieritas DAC

Sebuah fungsi linier dalam matematika adalah fungsi yang menggambarkan hubungan antara dua variabel yang jika digambarkan pada bidang kartesian akan membentuk sebuah garis lurus. Linieritas dalam DAC digunakan untuk menunjukkan hubungan antara kode output digital dan tegangan analog yang idealnya berbanding lurus. Gambar 2 menunjukkan perbandingan hubungan antara kode output digital dan tegangan analog dari DAC 8 bit yang linier dan yang tidak linier.

Dapat dilihat bahwa DAC yang tidak linier menghasilkan tegangan output yang tidak berbanding lurus dengan kode output digitalnya. Hal tersebut akan sangat mempengaruhi kualitas bentuk sinyal analog yang dihasilkan dari hasil konversi.



Gambar 2. Perbandingan kurva linieritas DAC

Terdapat dua cara untuk mengukur linieritas dari DAC yakni dengan *Differential Non-Linearity* (DNL) dan *Integral Non-Linearity* (INL). DNL mengukur perbedaan kenaikan (step) tegangan output per-satu LSB kode digital antara pengukuran riil dengan ideal. Sedangkan INL mengukur perbedaan antara tegangan output ideal dengan tegangan output hasil pengukuran. Pada penelitian ini digunakan INL sebagai acuan linieritas dari DAC yang dihasilkan dari kombinasi resistor R-2R ladder. INL yang didapatkan diukur dari perbedaan antara tegangan output DAC dengan kurva linier *best-fit*.

Algoritma Genetika

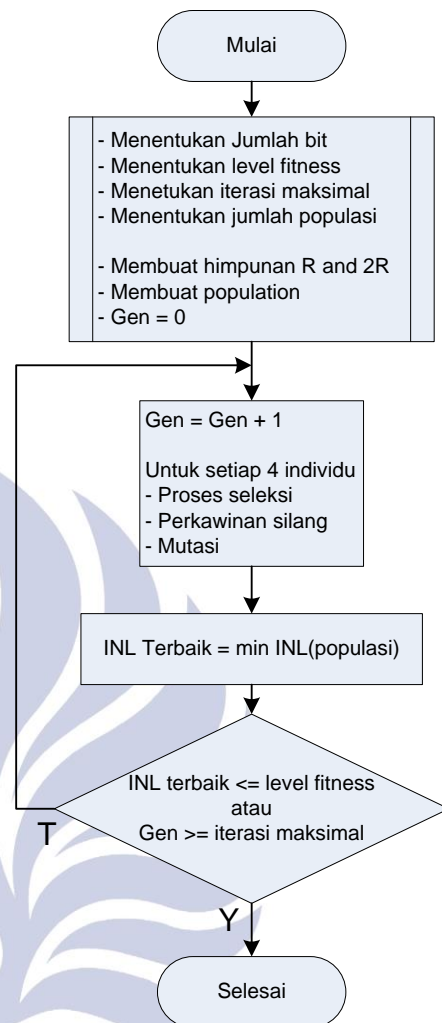
Algoritma genetika terinspirasi dari prinsip genetika yang ada pada makhluk hidup yakni perkembangan generasi pada suatu populasi lambat laun akan mengikuti proses seleksi alam [8]. Algoritma ini banyak digunakan untuk mencari solusi yang mendekati optimal pada permasalahan yang sulit dipecahkan dengan model matematika biasa seperti mencari rute terpendek dari *Travelling Salesman Problem* (TSP). Dalam algoritma genetika digunakan istilah-istilah proses evolusi seperti individu, populasi, generasi, kromosom seleksi, perkawinan silang (*crossover*) dan mutasi.

Individu adalah sebuah solusi yang digunakan untuk menyelesaikan suatu masalah, misalnya sebuah rute perjalanan sales atau sebuah kombinasi barang. Populasi adalah kumpulan dari individu, sedangkan generasi merujuk kepada satu siklus proses evolusi atau satu iterasi dalam program komputer. Kromosom adalah bagian pembentuk individu yang membedakan antara individu satu dengan yang lain. Contohnya pada rute perjalanan sales, kromosom merupakan urutan dari kota-kota yang akan dituju. Seleksi merupakan proses genetika dimana akan dipilih individu-individu yang menghasilkan nilai solusi paling baik dalam satu generasi. Perkawinan silang dan mutasi adalah proses pencampuran dan perubahan bentuk kromosom yang akan menghasilkan individu baru pada keturunan (*offspring*) selanjutnya.

Berbeda dengan TSP, pada R-2R ladder DAC terdapat dua himpunan resistor yang harus diurutkan sehingga diperlukan modifikasi kromosom. Setiap individu pada penelitian ini memiliki dua himpunan kromosom yakni kromosom R dan kromosom 2R. Oleh karena itu diperlukan perubahan pula pada proses *crossover* dan mutasi.

METODE SIMULASI

Simulasi pada penelitian ini digunakan untuk menguji ketepatan dan keefektifan dari algoritma genetika dalam memberikan solusi pada permasalahan urutan resistor rangkaian R-2R ladder. Simulasi algoritma genetika ini



Gambar 3. Diagram alir simulasi algoritma genetika untuk R-2R Ladder DAC

didasarkan pada simulasi algoritma genetika untuk TSP yang dimodifikasi [9]. Proses yang dilakukan dalam simulasi ini dijelaskan dengan menggunakan diagram alir pada Gambar 3.

Pertama, untuk menghasilkan dua himpunan nilai resistor R dan 2R, digunakan nilai random gaussian dengan mean nilai resistansi 10 kΩ dan 20 kΩ serta dengan standard deviasi sebesar 0.01 mengikuti nilai toleransi resistor. Kemudian setiap nilai resistor akan diberi nomor sehingga setiap nomor akan merujuk pada satu resistor. Tahap selanjutnya adalah membuat populasi dari kumpulan individu dengan kromosom yang berupa urutan dari nomor resistor. Urutan nomor resistor akan dirandom sehingga tiap individu memiliki kromosom yang berbeda.

Proses seleksi dilakukan dengan memilih satu dari setiap empat individu dengan nilai INL paling kecil. Kemudian untuk menghasilkan jumlah populasi yang sama dengan sebelumnya, tiga individu yang dieliminasi akan digantikan dengan

keturunan baru yang dihasilkan dari proses perkawinan silang dan mutasi genetik dari individu terbaik. Kemudian untuk menentukan hasilnya, akan dipilih individu dengan INL terbaik dari satu generasi. Proses seleksi tersebut akan diulang sampai ditemukan individu dengan INL dibawah nilai fitness atau sampai jumlah iterasi sudah mencapai nilai maksimal.

HASIL DAN PEMBAHASAN

Dalam penelitian ini dilakukan pengujian simulasi untuk rangkaian R-2R ladder DAC dengan jumlah bit 6 sampai 12. Setiap rangkaian R-2R ladder diasumsikan menggunakan resistor dengan nilai 10 k Ω dan 20 k Ω serta memiliki toleransi sebesar 1%. Selanjutnya, setiap simulasi dengan jumlah bit tertentu akan diberikan level fitness yang sama yakni kurang dari 0.1 LSB. Jumlah populasi ditentukan sebesar 20 sedangkan jumlah iterasi maksimal ditentukan sebesar 1000. Kemudian hasilnya akan dievaluasi apakah target level fitness dapat tercapai, serta berapa lama waktu dan banyaknya iterasi yang dibutuhkan untuk mencapai target tersebut. Program simulasi dijalankan pada komputer dengan prosesor intel 64 bit, core i5 M560, 2.67 GHz dan menggunakan RAM sebesar 6 GB.

Hasil Simulasi

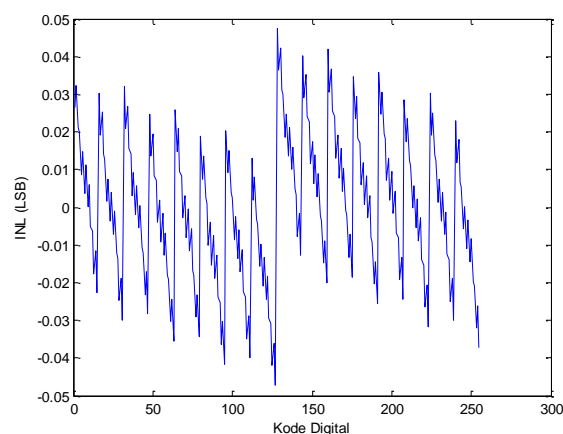
Hasil pengujian simulasi dari algoritma genetika untuk rangkaian R-2R ladder dengan jumlah bit 6 sampai 12 dapat dilihat pada tabel 1.

Tabel 1. Hasil pengujian simulasi

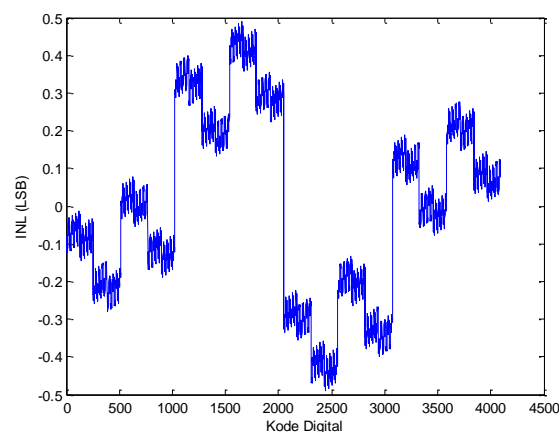
| Jumlah Bit | Parameter yang diukur | | |
|------------|-----------------------|----------------|---------------|
| | INL Terbaik (LSB) | Jumlah Iterasi | Waktu (detik) |
| 6 | 0.052 | 1 | 0.1 |
| 7 | 0.071 | 3 | 0.3 |
| 8 | 0.047 | 5 | 0.3 |
| 9 | 0.094 | 29 | 1.2 |
| 10 | 0.085 | 100 | 4 |
| 11 | 0.35 | 1000 | 70 |
| 12 | 0.48 | 1000 | 76 |

Dari hasil simulasi pada tabel 1 dapat dilihat bahwa target level fitness sebesar kurang dari 0.1 LSB dapat dicapai pada simulasi rangkaian R-2R ladder dengan jumlah bit 6 sampai 10. Hasil tersebut didapatkan dengan waktu simulasi yang sangat cepat yakni kurang dari 4 detik. Sedangkan jumlah iterasi yang dibutuhkan untuk mencapai hasil tersebut kurang dari atau sama dengan 100 iterasi.

Namun pada rangkaian R-2R ladder dengan jumlah bit 11 dan 12, target 0.1 LSB tidak dapat tercapai sampai simulasi mencapai jumlah iterasi maksimal. Akan tetapi hasil INL yang



(a)



(b)

Gambar 4. Grafik INL hasil simulasi rangkaian R-2R ladder (a) 8 bit dan (b) 12 bit

didapatkan juga masih sangat baik untuk sebuah DAC yakni kurang dari 0.5 LSB.

Grafik INL hasil simulasi rangkaian R-2R ladder 8 bit dan 12 bit dapat dilihat pada gambar 4. Dari dua INL tersebut terlihat bahwa INL untuk R-2R ladder 8 bit lebih mudah dicapai dengan linieritas dan *monotonicity* yang lebih baik dari INL pada R-2R ladder 12 bit.

Pembahasan

Dari hasil pengujian simulasi terlihat bahwa algoritma genetika untuk rangkaian R-2R ladder dengan jumlah bit lebih dari 10 tidak dapat menghasilkan solusi INL dibawah 0.1 LSB. Ada tiga faktor yang berpengaruh pada hasil tersebut yakni toleransi resistor, kompleksitas rangkaian dan jumlah iterasi maksimal.

Toleransi resistor sangat berpengaruh pada nilai resistansi yang didapatkan dari hasil simulasi. Nilai resistansi dengan variasi yang tinggi akan membatasi rangkaian R-2R ladder untuk mencapai linieritas yang sangat baik. Sehingga makin

kecil nilai toleransi akan semakin mudah mencapai nilai linieritas terbaik.

Kompleksitas rangkaian pada jumlah bit yang besar akan meningkat secara signifikan. Sehingga akan sangat sulit menemukan kombinasi urutan resistor yang menghasilkan linieritas yang sangat baik. Lebih lanjut, jumlah iterasi maksimal yang ditetapkan juga akan membatasi hasil INL terkecil yang didapatkan dalam satu proses simulasi.

Namun demikian, hasil yang didapatkan pada simulasi ini masih menunjukkan nilai yang sangat baik yakni dibawah 0.5 LSB dengan waktu simulasi kurang dari 1.5 menit. Pencapaian tersebut tentunya akan sangat signifikan jika dibandingkan dengan perhitungan biasa, karena jumlah kombinasi urutan yang sangat banyak pada rangkaian dengan jumlah bit yang besar.

PENUTUP

Simpulan

Dari hasil pengujian simulasi dapat disimpulkan bahwa algoritma genetika dapat memberikan solusi untuk merancang rangkaian R-2R ladder DAC dengan linieritas yang mendekati optimal. Hasil simulasi rangkaian DAC dengan jumlah bit 6 sampai 12 menunjukkan bahwa algoritma genetika dapat digunakan untuk mengoptimalkan linieritas rangkaian R-2R ladder DAC dengan INL hingga di bawah 0.5 LSB dalam waktu kurang dari 1.5 menit.

Saran

Rangkaian R-2R ladder DAC pada penelitian ini menggunakan dua nilai resistor yang mudah ditemukan di pasaran yakni 10 k Ω dan 20 k Ω . Namun, rangkaian tersebut juga dapat dibuat dengan menggunakan satu nilai resistor 10 k Ω saja. Hal tersebut dapat dilakukan dengan cara mengganti resistor 20k Ω dengan dua resistor 10 k Ω yang dihubungkan secara seri. Simulasi yang digunakan pada penelitian ini dapat dimodifikasi dengan mudah untuk keperluan tersebut dengan mengganti kromosom dan metode mutasi.

Selain itu simulasi ini juga dapat digunakan untuk merancang rangkaian R-2R ladder DAC secara riil dengan cara mendefinisikan himpunan resistor di awal. Nilai resistansi dapat diperoleh dari hasil pengukuran resistor yang digunakan untuk membuat rangkaian R-2R ladder.

DAFTAR PUSTAKA

- [1] Akbari I. Basuki dan Oka Mahendra, "Purwarupa modem audio berbasis mikrokontroler dengan teknik direct digital synthesizer dan zero crossing detector", *INKOM*, vol. 7, no. 2, article 252, Nov. 2013.
- [2] A. Rahmawati, S. Winardi, D. Trisianto, "Rancang bangun alat pengukur suhu tubuh dengan tampilan digital dan keluaran suara berbasis mikrokontroler AVR AT Mega 8535", *Jurnal Monitor*, vol. 1, no. 1, Juli 2012.
- [3] B. Fatkhurrozi, I. Nawawi, Sudaryanto, "Rancang bangun audio generator untuk frekuensi 20 Hz – 10 kHz berbasis mikrokontroler AT89S52", *Jurnal Penelitian Inovasi*, vol. 32, no. 2, Aug. 2009.
- [4] L. Hakim, "Rancang bangun sistem pengaturan penerangan ruangan berbasis mikrokontroler", Jurusan Teknik Elektro, Politeknik Elektronika Negeri Surabaya, 2011.
- [5] M. P. Kennedy, "On the robustness of R-2R ladder DAC's", *IEEE Trans. on Circuits and System-Part I*, vol. 47, no. 2, Feb. 2000.
- [6] Y. Lin, D. J. Chen, and R. Geiger, "Yield enhancement with optimal area allocation for ratio critical analog circuits," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 53, pp. 534-553, Mar. 2006.
- [7] B. Abraham, "The optimization and implementation of weight-based device area allocation for ratio-critical analog integrated circuit", M.Sc. thesis, National Taiwan University of Science and Technology, Taipei, Taiwan, Jan. 2016.
- [8] E. Martiana dan Y. Setiowati, *Bab 7 Algoritma Genetika*, ser. Lecture Notes in Kecerdasan Buatan, Politeknik Elektronika Negeri Surabaya, 2011.
- [9] Joshep Kirk. (2014) Traveling Salesman Problem - Genetic Algorithm [Online], <https://www.mathworks.com/matlabcentral/fileexchange/13680-traveling-salesman-problem-genetic-algorithm>, tanggal akses: 10 Mei 2017.